

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-156610

(43)Date of publication of application : 08.06.2001

(51)Int.Cl.

H03K 17/28

H03K 5/05

(21)Application number : 11-332779

(71)Applicant : NEC CORP

(22)Date of filing : 24.11.1999

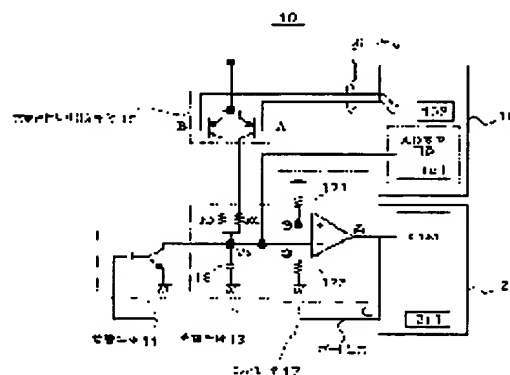
(72)Inventor : SUGANO YOSHIHISA

(54) WATCHDOG TIMER CONTROL CIRCUIT AND WATCHDOG TIMER CONTROL METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a watchdog timer control circuit that can prevent malfunction of a watchdog timer and to provide a watchdog timer control method.

SOLUTION: The watchdog timer control circuit is provided with a 1st control means that includes a charging means that is provided with a pair of charging resistive elements and capacitors, a discharge means that discharges electric charges charged in the charging means, a charging characteristic changeover means that is provided with a pair of differential transistors(TRs) to change the charging characteristic of the charging voltage, a decision means that detects a charging voltage being a charge amounts charged in the charging means and transmits a reset signal when the charging voltage exceeds a specified level, and an output circuit that transmits an output pulse to operate the discharge means for a prescribed period, and with a 2nd control means that includes a voltage monitor means that monitors the charging voltage and a charging characteristic revision means that supplies a signal to change the charging characteristic of the charging voltage to a pair of the differential TRs.



11...リセットパルス発生回路
12...リセットパルス発生回路
13...リセットパルス発生回路
14...リセットパルス発生回路
15...リセットパルス発生回路
16...リセットパルス発生回路
17...リセットパルス発生回路
18...リセットパルス発生回路
19...リセットパルス発生回路
20...リセットパルス発生回路
21...リセットパルス発生回路
22...リセットパルス発生回路
23...リセットパルス発生回路
24...リセットパルス発生回路
25...リセットパルス発生回路
26...リセットパルス発生回路
27...リセットパルス発生回路
28...リセットパルス発生回路
29...リセットパルス発生回路
30...リセットパルス発生回路
31...リセットパルス発生回路
32...リセットパルス発生回路
33...リセットパルス発生回路
34...リセットパルス発生回路
35...リセットパルス発生回路
36...リセットパルス発生回路
37...リセットパルス発生回路
38...リセットパルス発生回路
39...リセットパルス発生回路
40...リセットパルス発生回路
41...リセットパルス発生回路
42...リセットパルス発生回路
43...リセットパルス発生回路
44...リセットパルス発生回路
45...リセットパルス発生回路
46...リセットパルス発生回路
47...リセットパルス発生回路
48...リセットパルス発生回路
49...リセットパルス発生回路
50...リセットパルス発生回路
51...リセットパルス発生回路
52...リセットパルス発生回路
53...リセットパルス発生回路
54...リセットパルス発生回路
55...リセットパルス発生回路
56...リセットパルス発生回路
57...リセットパルス発生回路
58...リセットパルス発生回路
59...リセットパルス発生回路
60...リセットパルス発生回路
61...リセットパルス発生回路
62...リセットパルス発生回路
63...リセットパルス発生回路
64...リセットパルス発生回路
65...リセットパルス発生回路
66...リセットパルス発生回路
67...リセットパルス発生回路
68...リセットパルス発生回路
69...リセットパルス発生回路
70...リセットパルス発生回路
71...リセットパルス発生回路
72...リセットパルス発生回路
73...リセットパルス発生回路
74...リセットパルス発生回路
75...リセットパルス発生回路
76...リセットパルス発生回路
77...リセットパルス発生回路
78...リセットパルス発生回路
79...リセットパルス発生回路
80...リセットパルス発生回路
81...リセットパルス発生回路
82...リセットパルス発生回路
83...リセットパルス発生回路
84...リセットパルス発生回路
85...リセットパルス発生回路
86...リセットパルス発生回路
87...リセットパルス発生回路
88...リセットパルス発生回路
89...リセットパルス発生回路
90...リセットパルス発生回路
91...リセットパルス発生回路
92...リセットパルス発生回路
93...リセットパルス発生回路
94...リセットパルス発生回路
95...リセットパルス発生回路
96...リセットパルス発生回路
97...リセットパルス発生回路
98...リセットパルス発生回路
99...リセットパルス発生回路
100...リセットパルス発生回路

LEGAL STATUS

[Date of request for examination] 10.10.2000

[Date of sending the examiner's decision of rejection] 03.06.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-156610

(P2001-156610A)

(43)公開日 平成13年6月8日(2001.6.8)

(51)Int.Cl.⁷

H 0 3 K 17/28
5/05

識別記号

F I

H 0 3 K 17/28
5/05

テームコード(参考)

C 5 J 0 0 1
5 J 0 5 5

審査請求 有 請求項の数7 O L (全 7 頁)

(21)出願番号 特願平11-332779

(22)出願日 平成11年11月24日(1999.11.24)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 菅野 喜久

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100097113

弁理士 堀 城之

Fターム(参考) 5J001 AA01 BB00 BB14 DD02

5J055 AX15 AX21 BX21 CX00 EY01

EY03 EY10 EY17 EZ08 EZ10

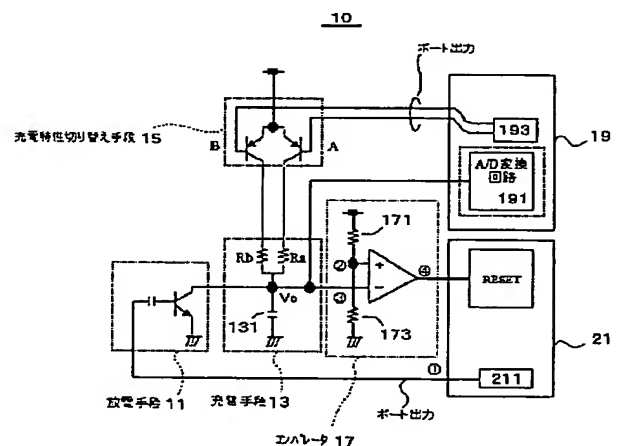
EZ24 EZ39 FX05 GX01 GX06

(54)【発明の名称】 ウォッチドッグタイマ制御回路およびウォッチドッグタイマ制御方法

(57)【要約】

【課題】 本発明は、ウォッチドッグタイマの誤動作を防ぐことができるウォッチドッグタイマ制御回路およびウォッチドッグタイマ制御方法を提供することを課題とする。

【解決手段】 一対の充電用抵抗素子およびコンデンサを備えた充電手段と、充電手段に充電された電荷を放出するための放電手段と、充電電圧の充電特性を変更するための一対の差動トランジスタを備えた充電特性切り替え手段と、充電手段に充電された電荷量である充電電圧を検出するとともに、充電電圧が規定のレベルを超えた場合にリセット信号を送出するための判定手段と、放電手段を一定周期で作動させるための出力パルスを送出する出力回路を備えた第1の制御手段と、充電電圧を監視する電圧監視手段と充電電圧の充電特性を変更するための信号を一対の差動トランジスタに供給する充電特性変更手段を備えた第2の制御手段を有する。



10...ウォッチドッグタイマ制御回路
19...CPU(第2の制御手段)
21...CPU(第1の制御手段)
131...充電用コンデンサ
171, 173...分圧抵抗素子
191...出力回路(充電特性変更手段)
211...出力回路
A, B...差動トランジスタ(一対の差動トランジスタ)
Ra, Rb...充電抵抗素子
Vc...充電電圧

(2)

1

【特許請求の範囲】

【請求項1】 充電用抵抗素子およびコンデンサを備えた充電手段と、

前記充電手段に充電された電荷を放出するための放電手段と、

充電電圧の充電特性を変更するためのトランジスタを備えた充電特性切り替え手段と、

前記充電手段に充電された電荷量である前記充電電圧を検出するとともに、前記充電電圧が規定のレベルを超えた場合にリセット信号を送出するための判定手段と、

前記放電手段を一定周期で作動させるための出力パルスを送出する出力回路を備えた第1の制御手段と、

前記充電電圧を監視する電圧監視手段と前記充電電圧の充電特性を変更するための信号を前記トランジスタに供給する充電特性変更手段を備えた第2の制御手段を有することを特徴とするウォッチドッグタイマ制御回路。

【請求項2】 前記充電電圧を監視するため、前記充電電圧を前記第1の制御手段とは別の前記第2の制御手段の電圧監視手段に入力し、前記充電手段の充電特性を周期的に監視する構成を有することを特徴とする請求項1に記載のウォッチドッグタイマ制御回路。

【請求項3】 前記第2の制御手段により前記充電手段の充電特性を変化させる回路を用意し、前記充電電圧の変動によらず、適正な充電特性となるように回路を制御する構成を有することを特徴とする請求項2に記載のウォッチドッグタイマ制御回路。

【請求項4】 充電開始後から、ある所定のタイミングにおける前記充電電圧のA/D変換値が、一定の範囲内であるかどうかを判定し、範囲外である場合には、前記トランジスタを制御して前記充電手段の前記充電用抵抗素子を切り替えて充電特性を変化させる構成を有することを特徴とする請求項1乃至3のいずれか一項に記載のウォッチドッグタイマ制御回路。

【請求項5】 充電用抵抗素子およびコンデンサを備えた充電手段と、前記充電手段に充電された電荷を放出するための放電手段と、充電電圧の充電特性を変更するためのトランジスタを備えた充電特性切り替え手段と、前記充電手段に充電された電荷量である前記充電電圧を検出するとともに、前記充電電圧が規定のレベルを超えた場合にリセット信号を送出するための判定手段と、前記放電手段を一定周期で作動させるための出力パルスを送出する出力回路を備えた第1の制御手段と、前記充電電圧を監視する電圧監視手段と前記充電電圧の充電特性を変更するための信号を前記トランジスタに供給する充電特性変更手段を備えた第2の制御手段を有するウォッチドッグタイマ制御回路に対して、

前記充電電圧を監視するため、前記充電電圧を前記第1の制御手段とは別の前記第2の制御手段の電圧監視手段に入力し、前記充電手段の充電特性を周期的に監視することを特徴とするウォッチドッグタイマ制御方法。

2

【請求項6】 前記第2の制御手段により前記充電手段の充電特性を変化させる回路を用意し、前記充電電圧の変動によらず、適正な充電特性となるように回路を制御することを特徴とする請求項5に記載のウォッチドッグタイマ制御方法。

【請求項7】 充電開始後から、ある所定のタイミングにおける前記充電電圧のA/D変換値が、一定の範囲内であるかどうかを判定し、範囲外である場合には、前記トランジスタを制御して前記充電手段の前記充電用抵抗素子を切り替えて充電特性を変化させることを特徴とする請求項5または6に記載のウォッチドッグタイマ制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ウォッチドッグタイマ制御技術に係り、特に充電回路を利用したウォッチドッグタイマにおける、温度特性等による充電特性の変動に主因して発生する誤動作を防ぐことができるウォッチドッグタイマ制御回路およびウォッチドッグタイマ制御方法に関する。

【0002】

【従来の技術】図2は一般の充電回路の充電特性を示している。図2において、横軸は充電開始からの経過時間、縦軸は充電電圧であり、曲線(a)は高温時の特性、曲線(b)は常温時の特性、曲線(c)は低温時の特性を示している。一般に、抵抗素子とコンデンサで構成された充電回路はコンデンサ容量の温度変動などにより、図2に示すように充電特性が変化する。すなわち、A/D変換のタイミングにおける充電電圧が $V_L \sim V_H$ の間で変動してしまう。

【0003】図3は、図2の温度特性を有する充電回路P13を有する従来のウォッチドッグタイマP10の一例である。図3において、P10は従来のウォッチドッグタイマ、P11は放電回路、P13は充電回路、P17はコンパレータ、P21はCPUを示している。

【0004】図3における①から④のそれぞれのポイントの電圧変動を、図4の①から④に示す。図4を説明すると、正常動作中においては、波形①のように、CPU P21から一定間隔で放電パルスが出力されることにより、一定間隔で充電回路P13の電荷が放電されるため、充電電圧 V_c は波形③のような変動を周期的に繰り返す。このとき、コンパレータP17により設定された判定レベル②は、波形③のピーク電圧より高く設定されており、CPU P21からのパルスが定期的に出力されている限り、コンパレータP17はリセット信号を送出しない。もし、異常によりCPU P21からのパルスが途絶えると、充電回路P13の定期的な放電が止まり、充電電圧 V_c はコンパレータP17により設定された判定レベルを超えるため、コンパレータP17はCPU P21に対してリセット信号を送出することで異常状態で

(3)

3

の作動を停止させることができる。

【0005】

【発明が解決しようとする課題】充電回路を利用した従来のウォッチドッグタイマにおいては、前述したように、パルス出力が停止してから異常判定して動作を停止させるまでの異常判定時間は、ウォッチドッグタイマP10を機能させるシステムの安全性等を考慮して決められている。しかしながら、充電回路P13が、図2のような温度特性を有していた場合、図5の判定レベル②、波形③、波形④に示すように、低温時には常温時と比較して充電時間が増大し、異常判定時間をオーバーしたにも拘わらず、充電電圧VcがコンパレータP17の判定レベルを超えないため、異常状態での動作を停止させられないという問題点があった。また、逆に、図5の判定レベル②'、波形③'、波形④'の通り、高温時には常温時と比較して充電時間が減少し、異常判定時間をオーバーしていないにも拘わらず、充電電圧VcがコンパレータP17の判定電圧を超えてしまい、正常な作動が停止されてしまうという問題が生ずる。換言すれば、温度特性等の影響により充電特性が変動し、異常判定ができなくなるか、または、正常なのに異常判定してしまうという問題があった。

【0006】本発明は斯かる問題点を鑑みてなされたものであり、その目的とするところは、充電回路を利用したウォッチドッグタイマにおける、温度特性等による充電特性の変動に主因して発生する誤動作を防ぐことができるウォッチドッグタイマ制御回路およびウォッチドッグタイマ制御方法を提供する点にある。

【0007】

【課題を解決するための手段】請求項1に記載の発明の要旨は、充電用抵抗素子およびコンデンサを備えた充電手段と、前記充電手段に充電された電荷を放出するための放電手段と、充電電圧の充電特性を変更するためのトランジスタを備えた充電特性切り替え手段と、前記充電手段に充電された電荷量である前記充電電圧を検出するとともに、前記充電電圧が規定のレベルを超えた場合にリセット信号を送出するための判定手段と、前記放電手段を一定周期で作動させるための出力パルスを送出する出力回路を備えた第1の制御手段と、前記充電電圧を監視する電圧監視手段と前記充電電圧の充電特性を変更するための信号を前記トランジスタに供給する充電特性変更手段を備えた第2の制御手段を有することを特徴とするウォッチドッグタイマ制御回路に存する。また、請求項2に記載の発明の要旨は、前記充電電圧を監視するため、前記充電電圧を前記第1の制御手段とは別の前記第2の制御手段の電圧監視手段に入力し、前記充電手段の充電特性を周期的に監視する構成を有することを特徴とする請求項1に記載のウォッチドッグタイマ制御回路に存する。また、請求項3に記載の発明の要旨は、前記第2の制御手段により前記充電手段の充電特性を変化させ

4

る回路を用意し、前記充電電圧の変動によらず、適正な充電特性となるように回路を制御する構成を有することを特徴とする請求項2に記載のウォッチドッグタイマ制御回路に存する。また、請求項4に記載の発明の要旨は、充電開始後から、ある所定のタイミングにおける前記充電電圧のA/D変換値が、一定の範囲内であるかどうかを判定し、範囲外である場合には、前記トランジスタを制御して前記充電手段の前記充電用抵抗素子を切り替えて充電特性を変化させる構成を有することを特徴とする請求項1乃至3のいずれか一項に記載のウォッチドッグタイマ制御回路に存する。また、請求項5に記載の発明の要旨は、充電用抵抗素子およびコンデンサを備えた充電手段と、前記充電手段に充電された電荷を放出するための放電手段と、充電電圧の充電特性を変更するためのトランジスタを備えた充電特性切り替え手段と、前記充電手段に充電された電荷量である前記充電電圧を検出するとともに、前記充電電圧が規定のレベルを超えた場合にリセット信号を送出するための判定手段と、前記放電手段を一定周期で作動させるための出力パルスを送出する出力回路を備えた第1の制御手段と、前記充電電圧を監視する電圧監視手段と前記充電電圧の充電特性を変更するための信号を前記トランジスタに供給する充電特性変更手段を備えた第2の制御手段を有するウォッチドッグタイマ制御回路に対して、前記充電電圧を監視するため、前記充電電圧を前記第1の制御手段とは別の前記第2の制御手段の電圧監視手段に入力し、前記充電手段の充電特性を周期的に監視することを特徴とするウォッチドッグタイマ制御方法に存する。また、請求項6に記載の発明の要旨は、前記第2の制御手段により前記充電手段の充電特性を変化させる回路を用意し、前記充電電圧の変動によらず、適正な充電特性となるように回路を制御することを特徴とする請求項5に記載のウォッチドッグタイマ制御方法に存する。また、請求項7に記載の発明の要旨は、充電開始後から、ある所定のタイミングにおける前記充電電圧のA/D変換値が、一定の範囲内であるかどうかを判定し、範囲外である場合には、前記トランジスタを制御して前記充電手段の前記充電用抵抗素子を切り替えて充電特性を変化させることを特徴とする請求項5または6に記載のウォッチドッグタイマ制御方法に存する。

【0008】

【発明の実施の形態】本発明の特徴は、充電回路を利用したウォッチドッグタイマにおいて、充電特性の監視を行って充電特性の切り替えを行うような構成とすることで、温度変動等による充電特性の変化による誤動作を防止できる点にある。以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0009】図1は本発明の一実施の形態に係るウォッチドッグタイマ制御回路10を説明するための回路図である。図1において、10はウォッチドッグタイマ制御

(4)

5

回路、11は放電回路（放電手段）、13は充電回路（充電手段）、15は充電特性切り替え手段、17はコンパレータ（判定手段）、19はCPU（第2の制御手段）、21はCPU（第1の制御手段）、131は充電用コンデンサ、171、173は分圧抵抗素子、191はA/D変換回路（電圧監視手段）、193は出力回路（充電特性変更手段）、211は出力回路、A、Bは差動トランジスタ（一對の差動トランジスタ）、Ra、Rbは充電用抵抗素子、Vcは充電電圧を示している。

【0010】図1を参照すると、本実施の形態のウォッチドッグタイマ制御回路10は、充電回路13（充電手段）と、放電回路11（放電手段）と、充電特性切り替え手段15と、コンパレータ17（判定手段）と、出力回路211を有するCPU21（第1の制御手段）と、CPU19（第2の制御手段）を備えている。

【0011】充電回路13（充電手段）は、一對の充電用抵抗素子Ra、Rb、充電用コンデンサ131を備えている。放電回路11（放電手段）は、充電回路13

（充電手段）に充電された電荷を放出する構成を備えている。充電特性切り替え手段15は充電電圧Vcの充電特性を変更するための差動トランジスタA、B（一對の差動トランジスタ）を備えている。コンパレータ17

（判定手段）は、充電回路13（充電手段）に充電された電荷量、すなわち充電電圧Vcを検出し、充電電圧Vcが規定のレベル（分圧抵抗素子171、173の分圧比で決定される電圧値）を超えた場合にリセット信号を送出する構成を備えている。CPU21（第1の制御手段）は、前記放電回路11（放電手段）を一定周期で動作させるための出力パルスを送出する出力回路211を備えている。CPU19（第2の制御手段）は、前記充電電圧Vcを監視するA/D変換回路191（電圧監視手段）と前記充電電圧Vcの充電特性を変更するための信号を差動トランジスタA、B（一對の差動トランジスタ）に供給する出力回路193（充電特性変更手段）を備えている。

【0012】次に、図1～図5を参照して本実施の形態の全体の動作について詳細に説明する。図2は一般の充電回路P13の充電特性を示している。図2において、横軸は充電開始からの経過時間、縦軸は充電電圧であり、曲線（a）は高温時の特性、曲線（b）は常温時の特性、曲線（c）は低温時の特性、ThLはA/D変換値の規定の下限値、ThHはA/D変換値の規定の上限値を示している。一般に、抵抗素子とコンデンサで構成された充電回路P13はコンデンサ容量の温度変動などにより、図2に示すように充電特性が変化する。すなわち、A/D変換のタイミングにおける充電電圧がVl～Vhの間で変動してしまう。

【0013】図3は、図2の温度特性を有する充電回路P13を有する従来のウォッチドッグタイマP10の一例である。図3における①から④のそれぞれのポイント

6

の電圧変動を、図4の①から④に示す。図4を説明すると、正常動作中においては、波形①のように、CPU21から一定間隔で放電パルスが出力されることにより、一定間隔で充電回路P13の電荷が放電されるため、充電電圧Vcは波形③のような変動を周期的に繰り返す。このとき、コンパレータP17により設定された判定レベル②は、波形③のピーク電圧より高く設定されており、CPU21からのパルスが定期的に出力されている限り、コンパレータP17はリセット信号を送出しない。もし、異常によりCPU21からのパルスが途絶えると、充電回路P13の定期的な放電が止まり、充電電圧VcはコンパレータP17により設定された判定レベルを超えるため、コンパレータP17はCPU21に対してリセット信号を送出することで異常状態での作動を停止させることができる。

【0014】このように、パルス出力が停止してから異常判定して動作を停止させるまでの異常判定時間は、ウォッチドッグタイマP10を機能させるシステムの安全性等を考慮して決められている。ところが、充電回路P13が、図2のような温度特性を有していた場合、図5の判定レベル②、波形③、波形④に示すように、低温時には常温時と比較して充電時間が増大し、異常判定時間をオーバーしたにも拘わらず、充電電圧VcがコンパレータP17の判定レベルを超えないため、異常状態での動作を停止させられないという問題点があった。

【0015】また、逆に、図5の判定レベル②'、波形③'、波形④'の通り、高温時には常温時と比較して充電時間が減少し、異常判定時間をオーバーしていないにも拘わらず、充電電圧VcがコンパレータP17の判定電圧を超えてしまい、正常な作動が停止されてしまうという問題が生ずる。

【0016】そこで、本実施の形態では、図1に示すように、充電電圧Vcを監視するため、充電電圧VcをCPU21（第1の制御手段）とは別のCPU19（第2の制御手段）のA/D変換回路191（電圧監視手段）に入力し、充電回路13（充電手段）の充電特性を周期的に監視する。さらに、CPU19（第2の制御手段）により充電回路13（充電手段）の充電特性を変化させる回路を用意し、充電電圧Vcの変動によらず、適正な充電特性となるように回路を制御する。

【0017】すなわち、図2において、充電開始後から、あるタイミングにおける充電電圧VcのA/D変換値が、一定の範囲内であるかどうかを判定し、範囲外である場合には、図1の差動トランジスタA、B（一對の差動トランジスタ）により充電回路13（充電手段）の一對の充電用抵抗素子Ra、Rbを切り替え、充電特性を変化させる。

【0018】例えば、図1において、差動トランジスタAにより充電用抵抗素子Raを通電し、差動トランジスタBにより充電用抵抗素子Rbを通電し、充電用抵抗素

(5)

7

子R aの抵抗値<充電用抵抗素子R bの抵抗値としておく。

【0019】まず、常温時には差動トランジスタAのみをONさせて、充電用抵抗素子R aと充電用コンデンサ131により充電回路13（充電手段）を構成しておき、充電電圧VcのA/D変換値が図2に示す規定範囲（ThHからThLの間）に収まるように充電用抵抗素子R aおよび充電用コンデンサ131の値を設定しておく。

【0020】いまここで、低温時に充電特性が変化し、図2の曲線（b）のように充電電圧VcのA/D変換値が規定の下限值ThL以下のVlとなったとすれば、図1において差動トランジスタBをONさせることにより、回路構成を充電用抵抗素子R aと充電用抵抗素子R bの並列接続とすることで合成抵抗値を下げ、充電特性を図2の曲線（c）から曲線（b）のように変化させる。

【0021】逆に、高温時には、図2の曲線（a）のように充電電圧VcのA/D変換値が規定の上限值（ThH）以上のVhとなったとすれば、図1において差動トランジスタAをOFFし、差動トランジスタBのみをON

【0022】以上説明したように本実施の形態によれば、充電回路13（充電手段）を利用したウォッチドッグタイマにおける、温度特性等による充電特性の変動に主因して発生する誤動作を防ぐことができるようになるといった効果を奏する。

【0023】なお、本発明が上記実施の形態に限定されず、本発明の技術思想の範囲内において、各実施の形態は適宜変更され得ることは明らかである。また上記構成部材の数、位置、形状等は上記実施の形態に限定されず、本発明を実施する上で好適な数、位置、形状等に行うことができる。また、各図において、同一構成要素に

8

は同一符号を付している。

【0024】

【発明の効果】本発明によれば、充電回路を利用したウォッチドッグタイマにおける、温度特性等による充電特性の変動に主因して発生する誤動作を防ぐことができるようになるといった効果を奏する。

【図面の簡単な説明】

【図1】本発明の一実施の形態に係るウォッチドッグタイマ制御回路を説明するための回路図である。

【図2】一般の充電回路の充電特性を示している。

【図3】図2の温度特性を有する充電回路を有する従来のウォッチドッグタイマの一例である。

【図4】図3のウォッチドッグタイマにおける①から④のそれぞれのポイントの電圧変動を示している。

【図5】図2のような温度特性を有していた場合の図4の各ポイントの電圧変動を示している。

【符号の説明】

10…ウォッチドッグタイマ制御回路

11…放電回路（放電手段）

13…充電回路（充電手段）

15…充電特性切り替え手段

17…コンパレータ（判定手段）

19…CPU（第2の制御手段）

21…CPU（第1の制御手段）

131…充電用コンデンサ

171, 173…分圧抵抗素子

191…A/D変換回路（電圧監視手段）

193…出力回路（充電特性変更手段）

211…出力回路

30 A, B…差動トランジスタ（一对の差動トランジスタ）

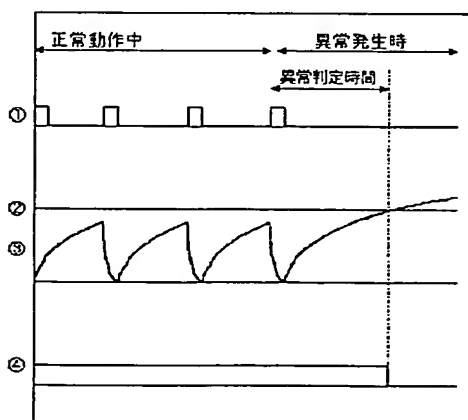
R a, R b…充電用抵抗素子

ThL…A/D変換値の規定の下限值

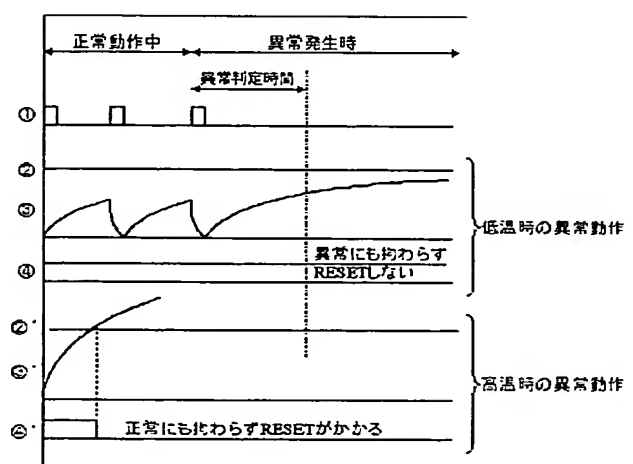
ThH…A/D変換値の規定の上限值

Vc…充電電圧

【図4】

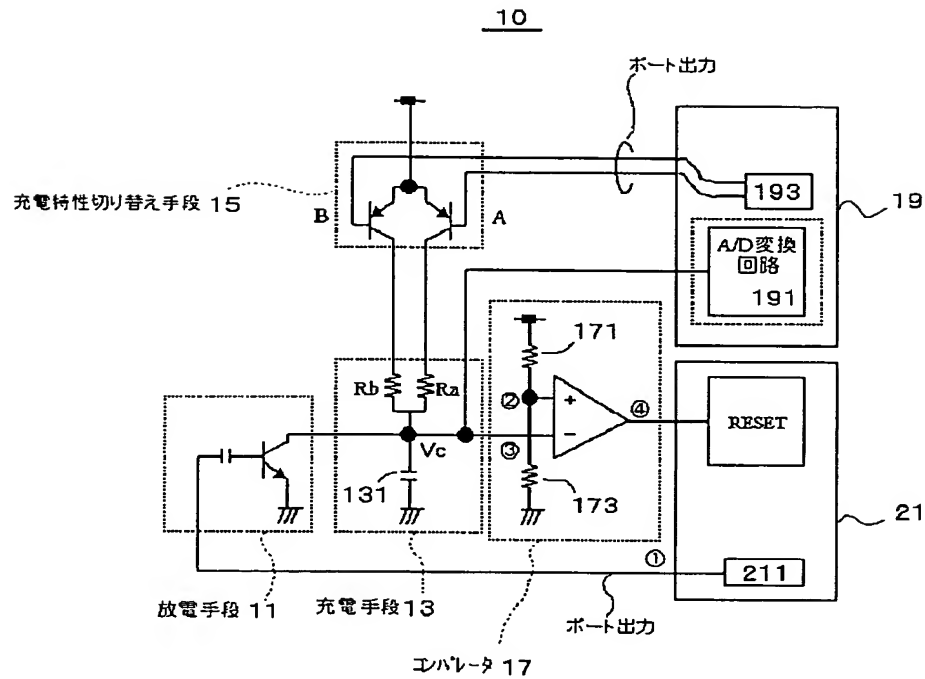


【図5】



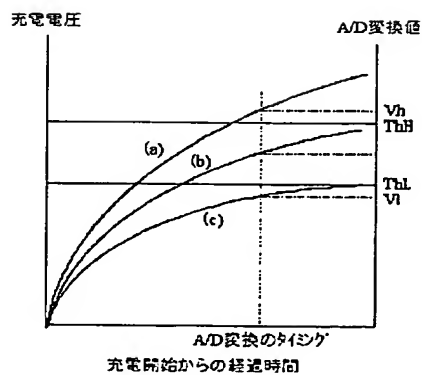
(6)

【図1】



10…ウォッチドッグタイマ制御回路
 19…CPU(第2の制御手段)
 21…CPU(第1の制御手段)
 131…充電用コンデンサ
 171, 173…分圧抵抗素子
 193…出力回路(充電特性変更手段)
 211…出力回路
 A, B…差動トランジスタ(一对の差動トランジスタ)
 Ra, Rb…充電用抵抗素子
 Vc…充電電圧

【図2】

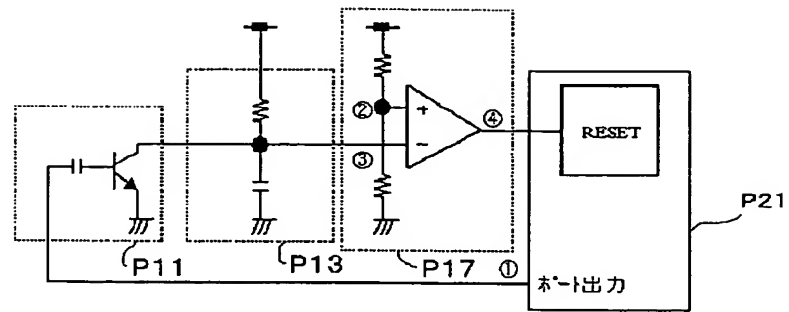


ThL…A/D変換値の検定の下限界
 Thh…A/D変換値の検定の上限界

(7)

【図3】

P10



P10…ウォッチドッグタイマ
P11…放電回路
P13…充電回路
P17…コンパレータ
P21…CPU